



ADCON0 (1Fh)

7	6	5	4	3	2	1	0
ADCS1	ADCS0	CHS2	CHS1	CHS0	GO/DONE	-	ADON

ADCS1 a 0: : Bits de seleção do clock do conversor A/D

0 0 : $F_{OSC}/2$

0 1 : $F_{OSC}/8$

1 0 : $F_{OSC}/32$

1 1 : F_{RC} (clock derivado de oscilador RC interno)

CHS 2 a 0: : Seleção do canal analógico

	Canal	Pinos
0 0 0	0	RA0 / AN0
0 0 1	1	RA1 / AN1
0 1 0	2	RA2 / AN2
0 1 1	3	RA3 / AN3
1 0 0	4	RA5 / AN4
1 0 1	5	RE0 / AN5
1 1 0	6	RE1 / AN6
1 1 1	7	RE2 / AN7

GO/DONE: : Bit de Status da conversão A/D

Se ADON=1

1 = Conversão A/D está sendo realizada

(Inicia-se a conversão A/D ligando este bit)

0 = Conversão A/D pronta

(bit limpo automaticamente ao final da conversão)

ADON: : Ativa módulo conversão A/D

1 = Módulo conversor A/D está ativo.

0 = Módulo conversor A/D está desligado.

Não consome corrente de operação.



ADCON1 (9Fh)

7				3	2	1	0
ADFM	-	-	-	PCFG3	PCFG2	PCFG1	PCFG0

ADFM : Seleção do formato do resultado da conversão A/D

1 = Justificado a direita. MSB de ADRESH são lidos como zero.

ADRESH	ADRESL
00000nn	nnnnnnnn

0 = Justificado a esquerda. LSB de ADRESL são lidos como zero.

ADRESH	ADRESL
nnnnnnnn	nn000000

PCFG3 a 0 : Controle de configuração das portas de A/D

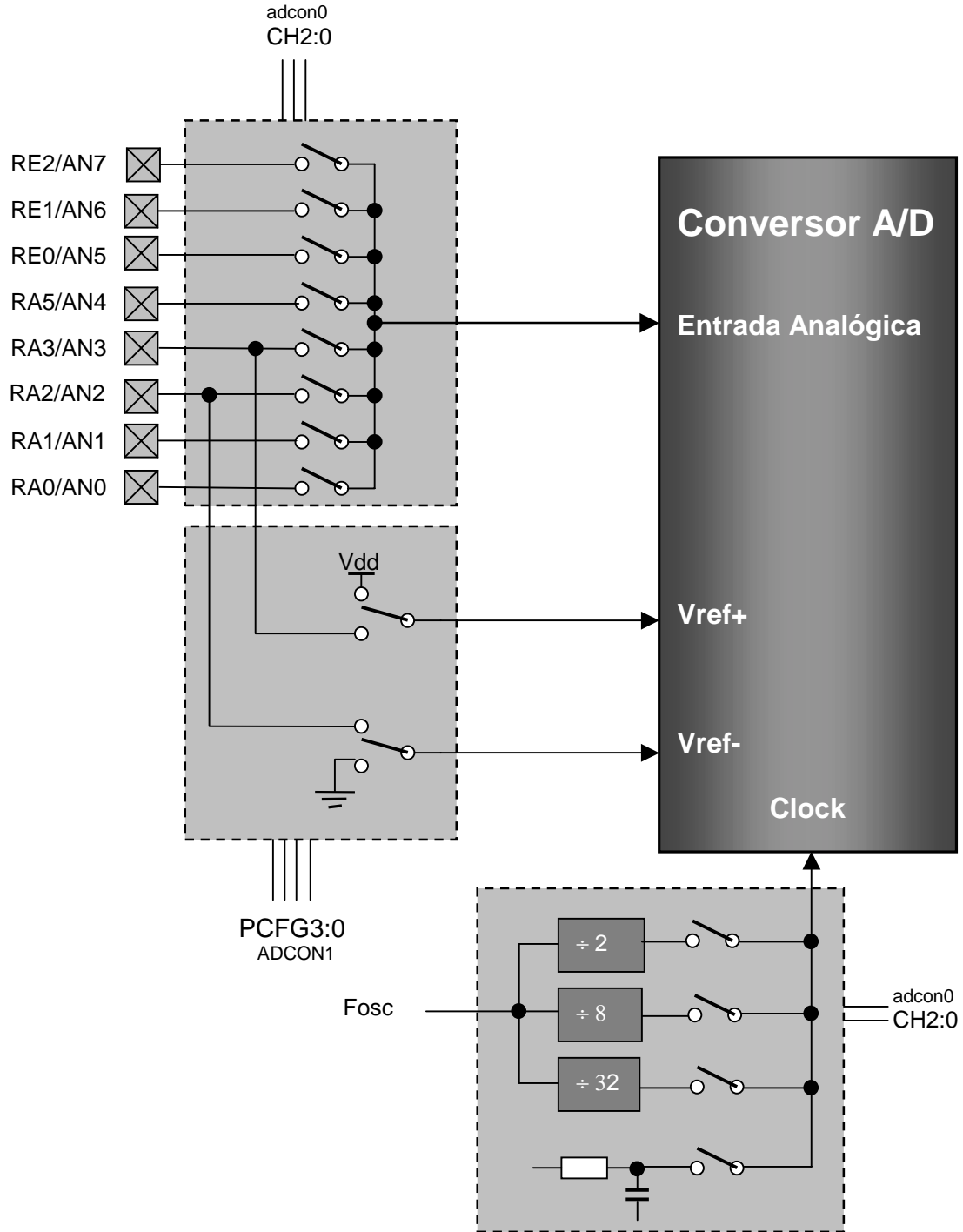
PCFG 3 a 0	AN7 RE2	AN6 RE1	AN5 RE0	AN4 RA5	AN3 RA3	AN2 RA2	AN1 RA1	AN0 RA0	Vref +	Vref- -	CH/ Ref
0000	A	A	A	A	A	A	A	A	Vdd	Vss	8/0
0001	A	A	A	A	Vr+	A	A	A	RA3	Vss	7/1
0010	D	D	D	A	A	A	A	A	Vdd	Vss	5/0
0011	D	D	D	A	Vr+	A	A	A	RA3	Vss	4/1
0100	D	D	D	D	A	D	A	A	Vdd	Vss	3/0
0101	D	D	D	D	Vr+	D	A	A	RA3	Vss	2/1
011x	D	D	D	D	D	D	D	D	Vdd	Vss	0/0
1000	A	A	A	A	Vr+	Vr-	A	A	RA3	RA2	6/2
1001	D	D	A	A	A	A	A	A	Vdd	Vss	6/0
1010	D	D	A	A	Vr+	A	A	A	RA3	Vss	5/1
1011	D	D	A	A	Vr+	Vr-	A	A	RA3	RA2	4/2
1100	D	D	D	A	Vr+	Vr-	A	A	RA3	RA2	3/2
1101	D	D	D	D	Vr+	Vr-	A	A	RA3	RA2	2/2
1110	D	D	D	D	D	D	D	A	Vdd	Vss	1/0
1111	D	D	D	D	Vr+	Vr-	D	A	RA3	RA2	1/2

A = Entrada Analógica

D= Entrada Digital

NOTA : Os pinos utilizados como canais analógicos deverão ter seu correspondente bit no registrador TRIS em 1 (entrada).

Diagrama de Blocos Módulo Conversor A/D





Módulo Conversor A/D

- 10 bits de resolução
- Tempo de conversão de 40 μ s
- Até 8 entradas
- Referência de tensão externa, permitindo conversão ratiométrica
- Permite operação em modo SLEEP

Registradores de dados

- ADRESH [1Eh] (banco 0) – parte alta do resultado
- ADRESL [9Eh] (banco 1) – parte baixa do resultado

Registradores de controle

- ADCON0 [1Fh] (banco 0)
- ADCON1 [9Fh] (banco 1)



Utilizando o Conversor A/D

1. Configurando o módulo A/D
 - a. Configure os pinos de entrada analógicos, as tensões de referência e os pinos digitais (ADCON1)
 - b. Selecione o alinhamento do resultado (bit ADFM de ADCON1)
 - c. Selecione o clock de conversão (ADCON0)
 - d. Ligue o módulo conversor A/D (bit ADON de ADCON0.)
2. Configure a interrupção (caso utilize)
 - a. Limpe o flag de interrupção ADIF (PIR1)
 - b. Ligue o habilitador ADIE (PIE1)
 - c. Ligue o habilitador PEIE (INTCON)
 - d. Ligue o habilitador geral GIE (INTCON)
3. Selecione o canal
 - a. Configure o canal analógico a ser convertido
 - b. Aguarde o tempo de aquisição necessário (T_{ACQ})
4. Inicie a conversão
 - a. Ligue bit $\overline{GO/DONE}$ (ADCON0)
5. Aguarde o final da conversão
"Poole" o bit $\overline{GO/DONE}$
ou
Espere pela interrupção A/D
6. Resultado da conversão
 - a. Leia o resultado da conversão nos registradores ADRESH e ADRESL
 - b. Limpe o bit ADIF, se necessário.

Para nova conversão em outro canal, aguarde $2 T_{AD}$ e retorne ao passo 3.

Para nova conversão no mesmo canal, aguarde $2 T_{AD}$ e retorne ao passo 4.



Configurando os Pinos de Entrada Analógica

- Controle feito pelos registradores TRIS e ADCON1
- Pinos usados como entrada analógica **DEVEM** ter seu correspondente bit no registrador TRIS em **1**.
Se este bit estiver em 0, o nível correspondente à saída digital será convertido.
- A operação do A/D é independente da configuração dos pinos de entrada.
- A impedância máxima recomendada para entrada analógica é de 10 K Ω .
- Comumente utiliza-se um filtro RC externo para evitar *aliasing*.

NOTA 1: Quando o registrador PORT for lido, os pinos configurados como entradas analógicas serão lidos como 0 (zero).

NOTA 2: Sinais analógicos conectados a entradas digitais podem provocar consumo excessivo de corrente pelo pino de entrada.



Selecionando o Clock de Conversão

- $T_{AD} \Rightarrow$ Tempo de conversão por bit
- Conversão A/D necessita de $12 T_{AD}$
- T_{AD} mínimo de $1,6 \mu s$

Opções para T_{AD} (ADCON0)

- $2 T_{OSC}$
- $8 T_{OSC}$
- $32 T_{OSC}$
- RC interno ao módulo A/D (2 a $6 \mu s$, tipicamente $4 \mu s$)

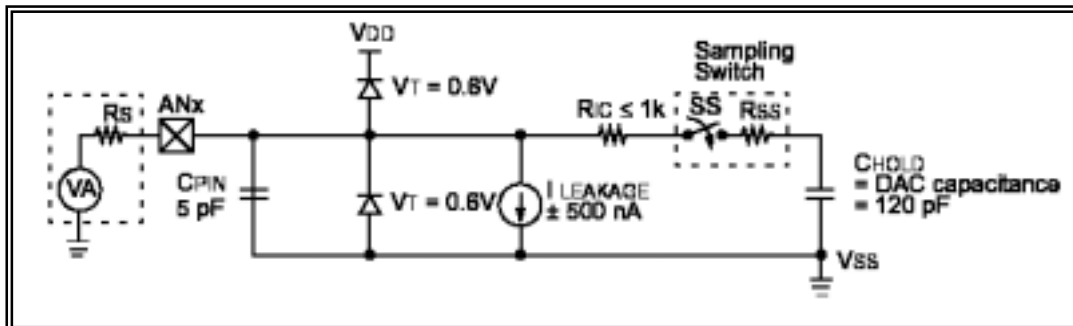
Frequências máximas de operação:

T_{AD}		Frequência máxima de operação
Fonte do Clock	ADCS1:ADCS0	
$2 T_{OSC}$	0 0	1,25 MHz
$8 T_{OSC}$	0 1	5 MHz
$32 T_{OSC}$	1 0	20MHz

NOTA 1: Se $F_{osc} > 1$ MHz, o oscilador RC é recomendado somente para operações no modo SLEEP.

NOTA 2: O RC tem T_{AD} típico de $4 \mu s$, mas pode variar entre 2 e $6 \mu s$

Tempo de Aquisição



- Tempo de aquisição (T_{ACQ}): tempo a ser aguardado antes de iniciar a conversão, necessário para carregar o capacitor de *Hold*.
- A impedância máxima de entrada recomendada é de 10 K Ω .
- $T_{ACQ} = 18,47 \mu s + [(T - 25 \text{ }^\circ\text{C}) (0,05 \mu s/^\circ\text{C})]$
onde T é a temperatura ambiente.

NOTA : Maiores detalhes no cálculo do T_{ACQ} estão disponíveis no *datasheet* do componente.